

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior

Edital nº 54, de 30 de janeiro de 2024

DOU nº 24, de 02 de Fevereiro de 2024

PROVA ESCRITA (CADERNO DE RESPOSTAS)

CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO

Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ
DATA: 09/12/2024

K73F

Questão nº 5

Fabricação CMOS

O processo de fabricação CMOS apresenta etapas bem definidas. São elas:

- * Purificação do silício
- * Recorte do wafer
- * Camada epitaxial
- * Oxidação para formação de isolante
- * Fotolitografia
- * Implante de Íons
- * Metalização
- * Recorte e package

Em todos os processos, o silício é a principal matéria prima.

Porque do Silício?

Dentre os diversos elementos da natureza, o Silício é um dos elementos mais abundantes (2º elemento). Além disso, apresenta excelentes características isolantes (quando transformado em óxido) e excelentes propriedades elétricas.

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior
Edital nº 54, de 30 de janeiro de 2024 DOU nº 24, de 02 de Fevereiro de 2024

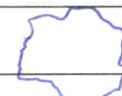
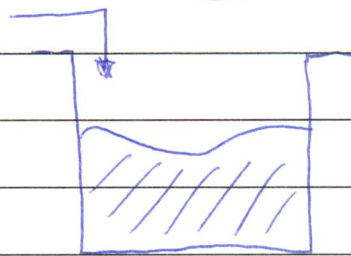
PROVA ESCRITA (CADERNO DE RESPOSTAS)	CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO
Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ DATA: 09/12/2024	KZ3F

Questão nº 5

que o permite atuar como um semicondutor quando partículas impuras (como o Boro ou o Fósforo) são adicionadas através da dopagem.

Processo de Purificação

Após ser extraído da natureza em forma de quartzo, o silício (na forma de dióxido) é adicionado em um forno de alta temperatura junto com carbono. Esse processo metalúrgico só despende os oxigênios do silício (SiO_2) e produz um cristal policristalino contendo uma pureza de 99% de silício. A figura 2.1 apresenta esse processo:



Si 99%

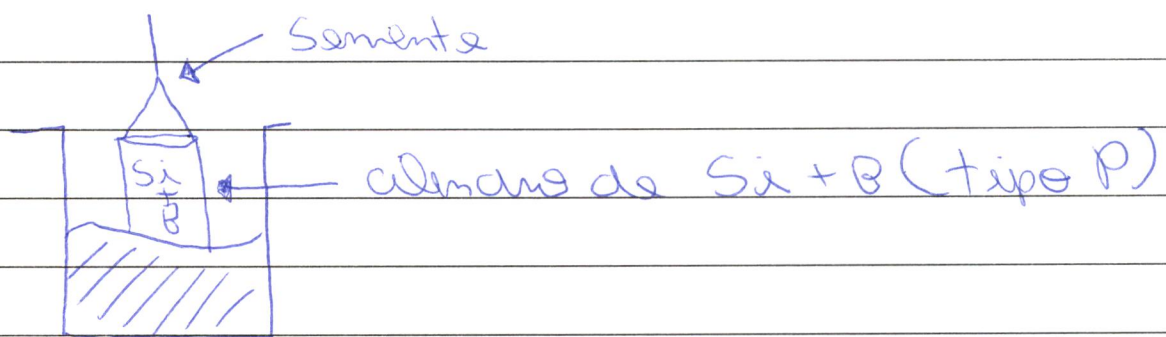
(Silício metalúrgico)

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior
Edital nº 54, de 30 de janeiro de 2024 DOU nº 24, de 02 de Fevereiro de 2024

PROVA ESCRITA (CADERNO DE RESPOSTAS)	CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO
Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ DATA: 09/12/2024	KZ3F

Questão nº 5

contudo, o silício 99%, também chamado de Siliciometalurgia é adequado para a produção de semicondutores. O processo de purificação ocorre de maneira química, onde o nível de pureza atingido é de 99,99%. Após esse processo, o silício policristalino puro é submetido a um último método que fixa fundir o material, adicionar o Boro (impureza trivalente) e reorganizar a estrutura cristalina do cristal. A figura 2.2 apresenta esse método:



Após esse processo, o silício tipo P é recortado em finos wafers, polidos e limpos. Somente após esses processos, o silício estará pronto para a confecção do semicondutor.

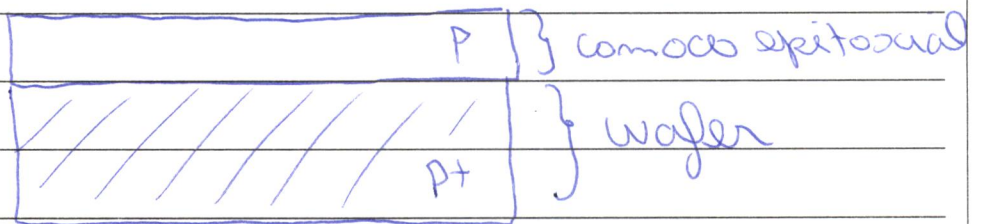
Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior
Edital nº 54, de 30 de janeiro de 2024 DOU nº 24, de 02 de Fevereiro de 2024

PROVA ESCRITA (CADERNO DE RESPOSTAS)	CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO
Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ DATA: 09/12/2024	K73F

Questão nº 5

3) Como o Epitaxial

Antes de começar a construção de semicondutor, uma fina camada de Silício é depositada sobre o wafer a fim de ser o plano de construção do dispositivo. Uma grande vantagem desse processo é a criação de um plano de forma (o próprio wafer) que tem como objetivo evitar descargas elétricas (latchup) e dispositivos parasitas. A Figura 3-1 apresenta esse processo:



4) Fotolitografia

O processo de Fotolitografia é uma operação que envolve diversas etapas que permitem a gravação de padrões e formatos na estrutura da camada epitaxial formada. O processo de gravação ocorre através de uma tinta photoresist, que quando exposta a luz ultravioleta se torna solúvel ou insolúvel a determinados reagentes

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior
Edital nº 54, de 30 de janeiro de 2024 DOU nº 24, de 02 de Fevereiro de 2024

PROVA ESCRITA (CADERNO DE RESPOSTAS)	CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO
Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ DATA: 09/12/2024	K23F

Questão nº 5

A figura 4.1 apresenta o processo de aplicação da tinta:

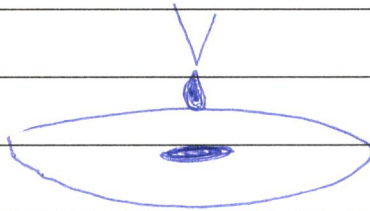


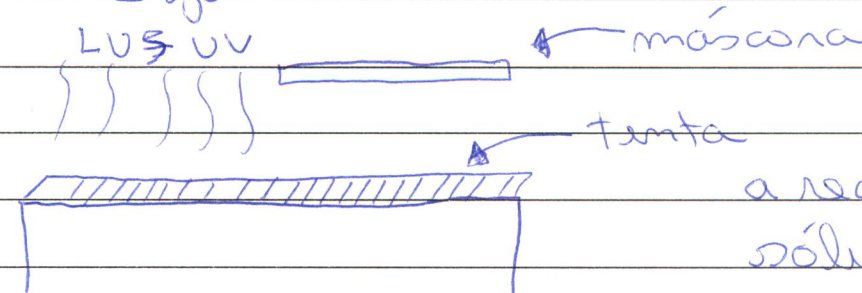
Figura 4.1: Processo de espalhamento da tinta

Neste processo, a tinta é aplicada no centro do wafer, e o mesmo é rotacionado a fim de espalhar uniformemente a tinta. Após esse processo, o wafer é aquecido para evaporar o solvente da tinta.

4.2) Gravação de padrões

O processo de gravação de padrões ocorre através de máscaras predefinidas e luz ultravioleta.

Assim se faz:



Após esse processo, a região coberta será solúvel a determinados reagentes.

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior

Edital nº 54, de 30 de janeiro de 2024

DOU nº 24, de 02 de Fevereiro de 2024

PROVA ESCRITA (CADERNO DE RESPOSTAS)

CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO

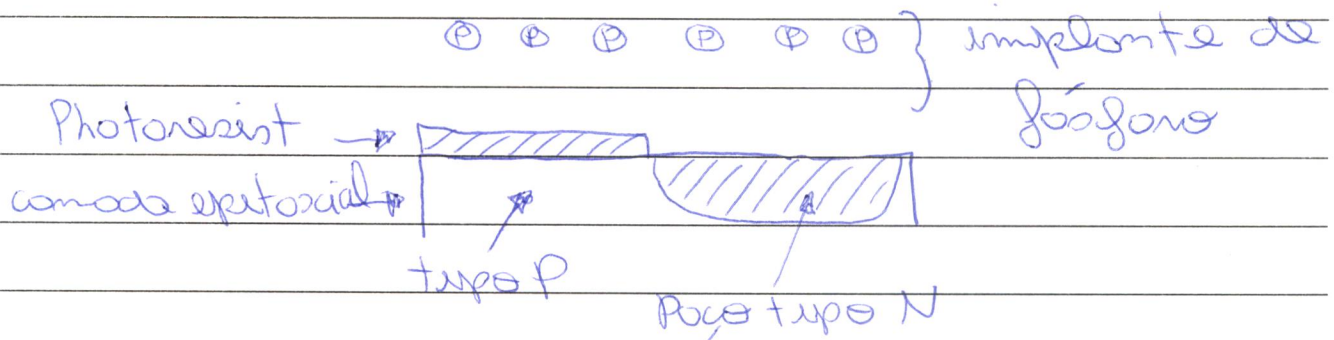
Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ
DATA: 09/12/2024

K73F

Questão nº 5

4.3) Implante de Iões

O processo de implante de Iões ocorre através de um acelerador de partículas (30 até 200 KeV) e um reator de vácuo magnético (Fósforo ou Boro) para realizar o implante de íons impurezas em regiões previamente marcadas pelo processo de litografia. A figura 4.1 apresenta esse processo:



Após o implante para a formação do poço, o wafer é aquecido para reorganizar a estrutura cristalina do wafer.

5) Etching (ou decapagem)

O processo de decapagem pode ser realizado através de dois processos:

* Wet Etching: banho químico

* Dry Etching: dispersão de plasma localizada

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior

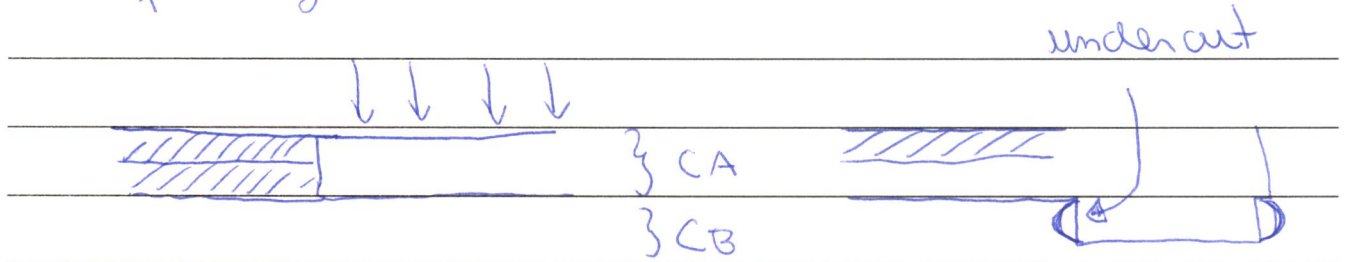
Edital nº 54, de 30 de janeiro de 2024

DOU nº 24, de 02 de Fevereiro de 2024

PROVA ESCRITA (CADERNO DE RESPOSTAS)	CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO
Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ DATA: 09/12/2024	K 2 3 F

Questão nº 5

De todos os processos atuais de fabricação CMOS, o Dry Etching é o mais usado uma vez que possui uma taxa de decapagem controlada e um undercut quase zero.



Alto seletividade e sem undercut (Dry Etching) baixa seletividade e alto undercut pois invade o canto do superior (Wet Etching)

6) Metalização, Corte e package

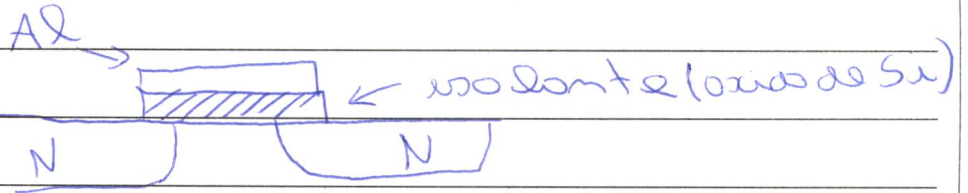
Com base em todos os processos, o projetista consegue construir, por exemplo, uma MOSFET, realizando um número definido de etapas. Em geral, a maioria das aplicações utilizam a construção do MOSFET. Como esse tipo de transistor possui a construção de uma placa metálica esolada para realizar o efeito de conversão de região sobre a porta (G) do MOSFET, é necessário uma etapa de metalização e construção de esolante.

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior
Edital nº 54, de 30 de janeiro de 2024 DOU nº 24, de 02 de Fevereiro de 2024

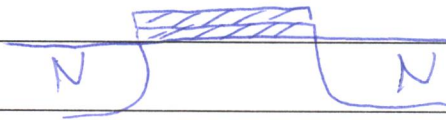
PROVA ESCRITA (CADERNO DE RESPOSTAS)	CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO
Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ DATA: 09/12/2024	K 23 F

Questão nº 5

Os processos antigos de metalização utilizavam o alumínio na construção dos contatos de MOSFET. Contudo esse processo era aplicado após o bombardeamento do íon e annealing do wafer, ~~destruía~~ causando um desnivelamento entre os spacers e a porta.



A solução para isso foi construir a porta primeiro utilizando Si policristalino fortemente dopado (semicondutor degenerado = metal). Com esse processo, foi possível construir o MOSFET sem os defeitos de gold.



Após o processo de metalização, os contatos são abertos (etching + máscaras) e preenchidos com alumínio (metalização de contatos). Por fim as regiões são contadas, os pads são soldados com fios de ouro/al nos envelopes e o CT é enviado pronto (package) para uso.

Concurso Público para provimento efetivo de vagas no cargo de Professor da Carreira de Magistério Superior

Edital nº 54, de 30 de janeiro de 2024

DOU nº 24, de 02 de Fevereiro de 2024

PROVA ESCRITA (CADERNO DE RESPOSTAS)

CÓDIGO DE IDENTIFICAÇÃO DO CANDIDATO

Local: Sala D201 - Bloco D - Escola Politécnica/CT/UFRJ
DATA: 09/12/2024

K 23 F

Questão nº 1

Diversas aplicações são baseadas no uso de amplificadores. Contudo é impossível atingir os requisitos de projeto utilizando apenas um estágio de amplificação. Em geral, amplificadores em emissor comum são capazes de produzir ganho, mas apresentam elevadas impedâncias de entrada e saída. Já os amplificadores em base comum, apresentam ganho de tensão mas uma impedância de entrada baixa e uma elevada impedância de saída. Por fim, o amplificador em coletor comum apresenta um ganho próximo da unidade com um baixa impedância de ~~entrada~~ saída. Dessa forma se o projetista deseja construir um projeto cuja impedância de entrada seja elevada, a impedância de saída seja baixa e o ganho também seja elevado, será necessário combinar diferentes estágios de amplificação, utilizando diferentes topologias, a fim de atingir os requisitos de projeto.